

## AK5706ECB 品質データ

- 1、 梱包仕様書
- 2、 信頼性試験データ
- 3、 ESD/ラッチアップ試験データ
- 4、 原産国
- 5、 パッケージ品の取り扱い推奨条件
- 6、 パッケージ断面図
- 7、 推定故障率
- 8、 参考ランドパターン図
- 9、 実装関連試験データ（はんだ濡れ性、ウイスカ試験）

\* 本書に記載された弊社製品（以下、「本製品」といいます。）のマーキング図、外形寸法図は本製品のデータシートに記載してあります。

その他本製品に関する情報で本書に記載のない無いものにつきましては、弊社営業担当、または弊社特約店営業担当にお問い合わせください。

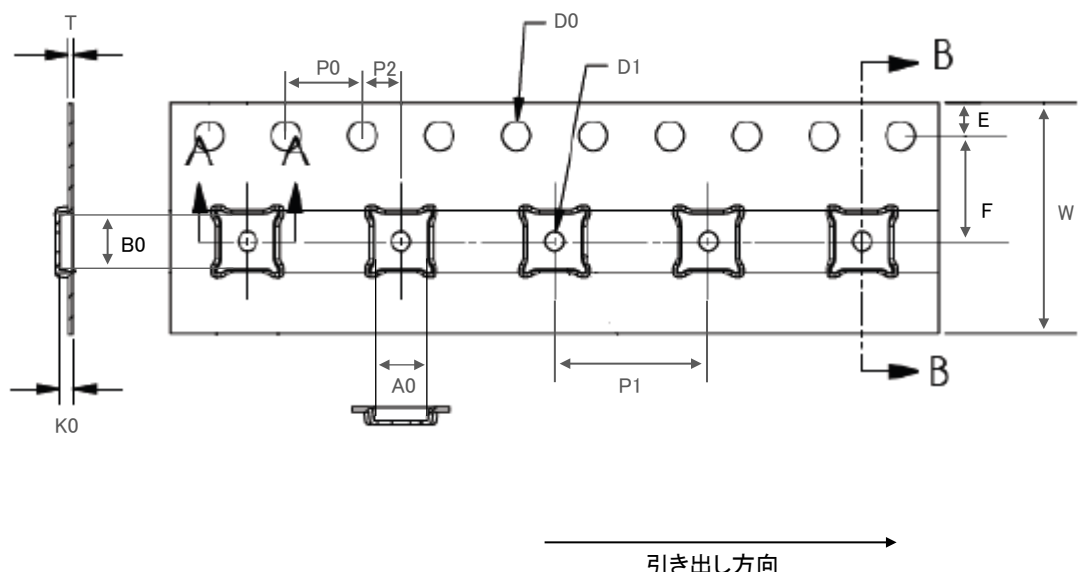
## — 注意事項 —

0. 本書は、データの最新化、フォーマット改善、その他の事由のために予告なく変更することがあります。  
従いまして、本製品のご使用を検討の際には、本書に掲載した情報が最新のものであることを弊社営業担当、または弊社特約店営業担当にご確認ください。
1. 本書に記載された情報は、本製品の品質データを示すものであり、その使用に際して弊社および第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。  
お客様の機器設計において当該情報を使用される場合は、お客様の責任において行って頂くとともに、当該情報の使用に起因してお客様または第三者に生じた損害に対し、弊社はその責任を負うものではありません。
2. 本書の全部または一部を、弊社の事前の書面による承諾なしに、転載または複製することを禁じます。

## WLCSP-32 エンボステーピング包装仕様

本仕様書は、弊社 WLCSP-32 ピンのテーピングの仕様について規定します。

### 1. テーピングの寸法



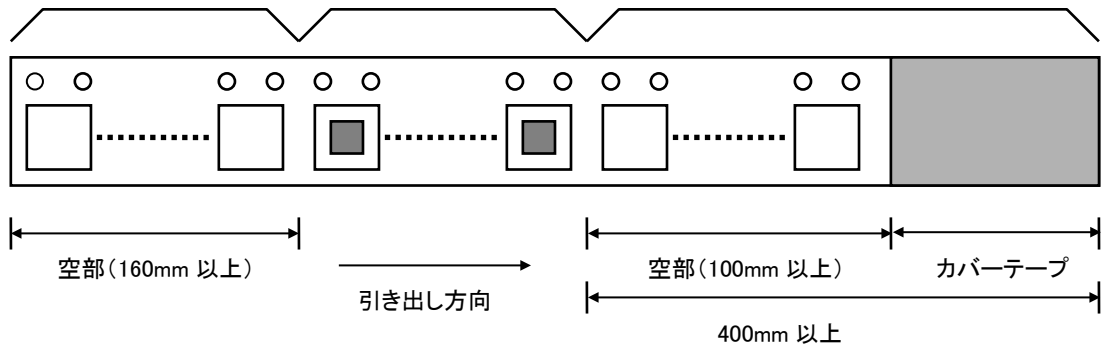
Unit: mm

| A0        | B0        | W              | E           | F         | P0*       |
|-----------|-----------|----------------|-------------|-----------|-----------|
| 2.83±0.05 | 2.86±0.05 | 12.00+0.3/-0.1 | 1.75±0.10   | 5.50±0.05 | 4.00      |
| P1        | P2        | D0             | D1          | K0        | T         |
| 8.00      | 2.00±0.05 | 1.50+0.1/-0    | 1.00+0.1/-0 | 0.68±0.05 | 0.20±0.05 |

(\*)P0 の累積ピッチの許容差は、10 ピッチで±0.2mm とする。

2. リーダ部及び終端部テープ

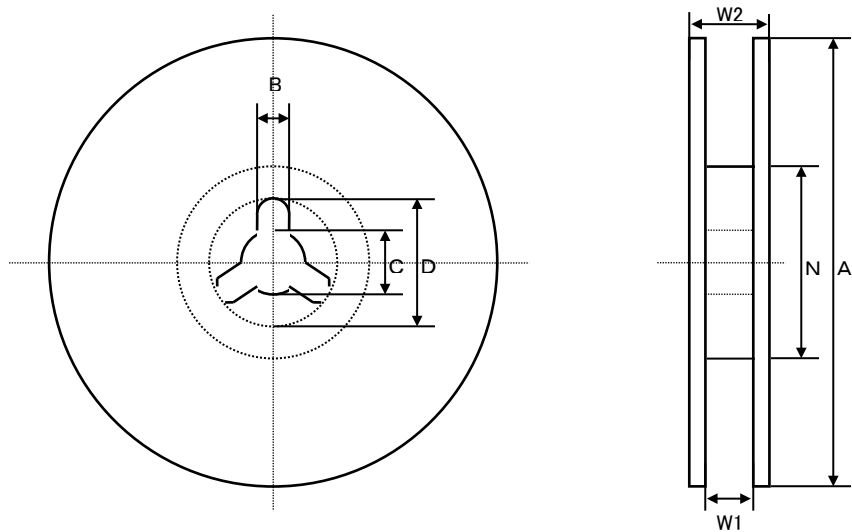
- ・リーダ部のテープの長さは、部品が入っていないエンボスを 100mm 以上含み 400mm 以上とする。  
これらのエンボスは 100mm 以上トップカバーテープでシールするものとする。
- ・リールの巻芯付近の終端部テープは、部品が入っていないエンボスを含み 160mm 以上とする。  
空エンボスは、トップカバーテープでシールするものとする。



3. テープの継ぎ

- 1 リール内でのトップカバーテープ及びエンボスキャリアテープの継ぎはないものとする。

4. リールの寸法

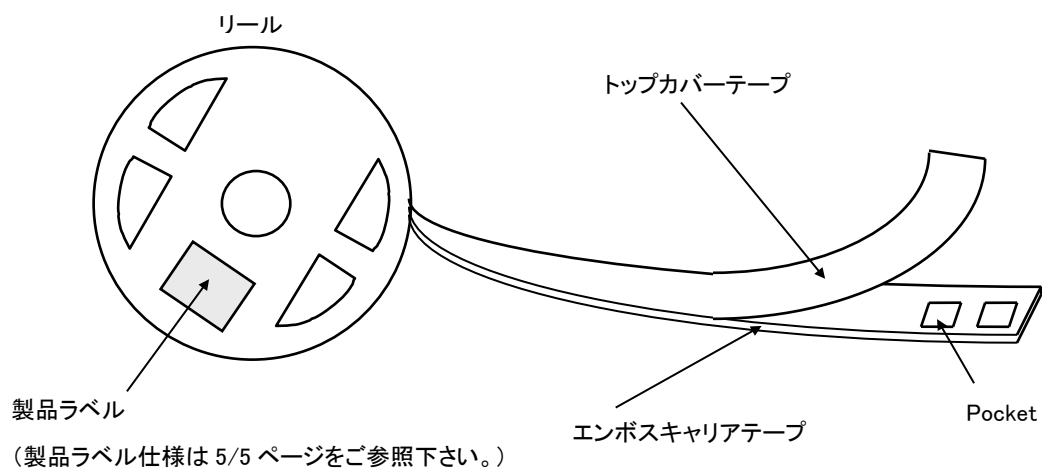


Unit: mm

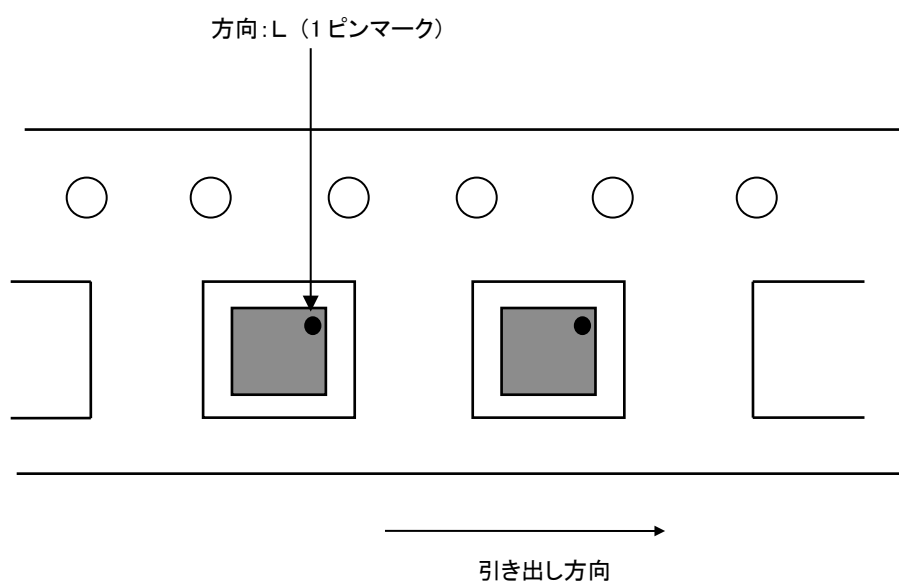
| A       | N       | B       | C        | D        | W1       | W2       |
|---------|---------|---------|----------|----------|----------|----------|
| 254±2.0 | 100±1.0 | 2.0±0.5 | 13.0±0.2 | 21.0±0.8 | 13.5±1.0 | 17.5±1.0 |

## 5. テーピングの構成

図に示すようにプラスチックのエンボスキャリアテープに部品の捺印面を上にして入れ、上側にトップカバーテープを貼った構成とする。

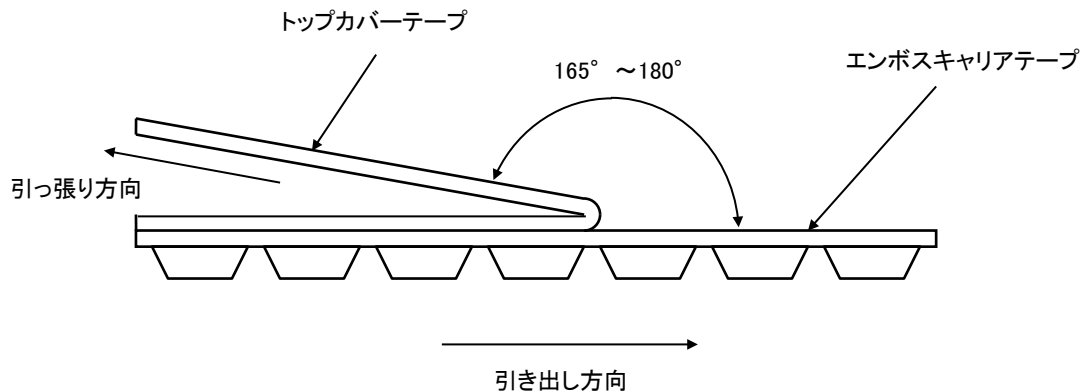


## 6. テーピングの方向



## 7. トップカバーテープの剥離力

トップカバーテープの剥離力は、図に示すように引っ張り方向を角度  $165^{\circ} \sim 180^{\circ}$  に保ち、 $300\text{mm}/\text{min}$  のスピードでトップカバーテープを引っ張ったとき、 $0.1 \sim 1.3\text{N}$  とする。



## 8. 部品の欠落数及びテーピングの誤り

部品の欠落数は無きこととする。

極性の区分及び裏表の誤りは、ないものとする。

## 9. 静電気についての対策

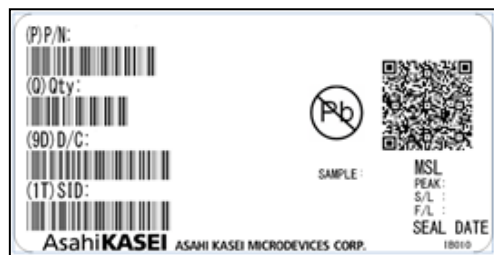
リール、エンボスキャリアテープ及びトップカバーテープは、導電性または表面に帯電防止処理をしたものとする。

## 10. 包装及び表示

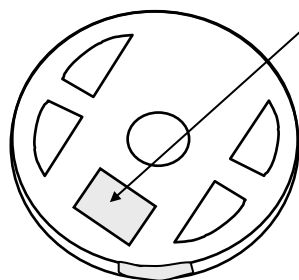
- ・包装は、JEDEC J-STD-033 に準拠する。
- ・1リールあたりの包装数量は、5,000 個を基本とする。
- ・リール、内箱に、品名、数量、ロット番号を記述した製品ラベルを添付する。  
(2つのロットまでの合成を可とする。但し、この際の2つのロットとは、標印の DATE CODE が異なるものを指す。)
- ・リールは、内箱に収納する。(防湿静電防止シールドバックなし)

## 包装・表示例

製品ラベルを貼り付ける。



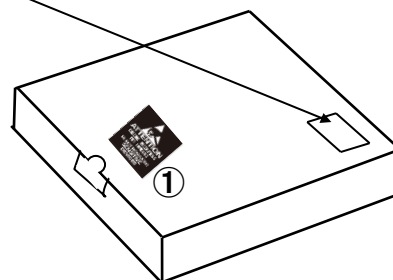
① ESDS マークを印字



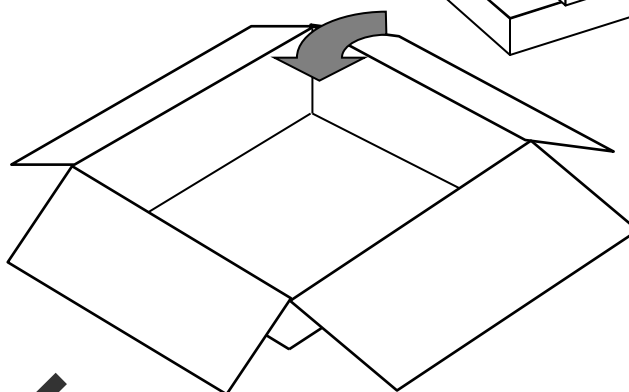
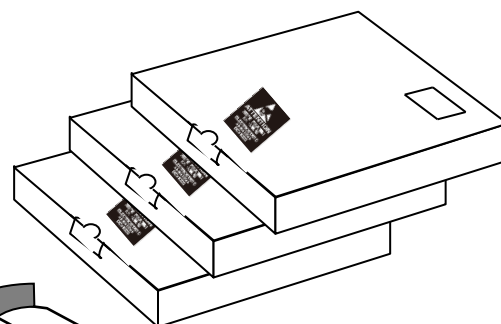
5,000 個巻きリール



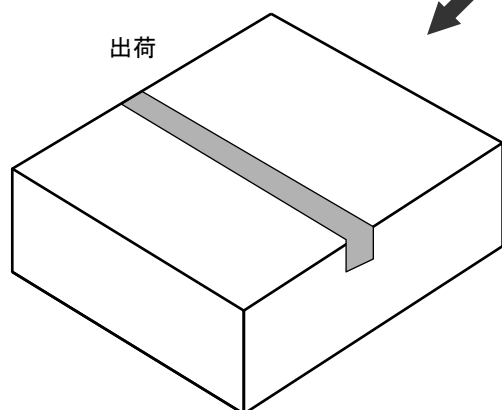
内箱に収納  
(Max1 リール)



クッション材と共に外箱に収納



出荷



## AK5706ECB 信頼性試験データ

ウエハープロセス : CMOS

パッケージタイプ : S-UFBGA32-2.695×2.668-0.40

|   | 試験項目     | 試験条件                                                                               | サンプル数 | 試験結果 (測定タイムポイント/不良数)                                   | 判定結果 |
|---|----------|------------------------------------------------------------------------------------|-------|--------------------------------------------------------|------|
| 1 | 高温動作     | Ta=125°C<br>動作電圧: 最大推奨動作電圧<br>タイミク動作                                               | 80    | $\frac{168}{0}$ $\frac{500}{0}$ $\frac{1000}{0}$ (h)   | 合格   |
| 2 | 低温動作     | Ta=-40°C<br>動作電圧: 最大推奨動作電圧<br>タイミク動作                                               | 40    | $\frac{168}{0}$ $\frac{500}{0}$ $\frac{1000}{0}$ (h)   | 合格   |
| 3 | リフロー耐熱   | 125°C, 24h ベーク後<br>吸湿 1 回+リフロー 3 回<br>吸湿条件: 85°C, 85%RH, 168h<br>リフロー条件: 260°C Max | 210   | 不良無し                                                   | 合格   |
| 4 | 高温保存     | (リフロー耐熱先行)<br>Ta=150°C 放置                                                          | 40    | $\frac{168}{0}$ $\frac{500}{0}$ $\frac{1000}{0}$ (h)   | 合格   |
| 5 | 温度サイクル   | (リフロー耐熱先行)<br>Ta: -65~150°C<br>曝し時間 各 30 分、気槽                                      | 80    | $\frac{100}{0}$ $\frac{200}{0}$ $\frac{500}{0}$ (サイクル) | 合格   |
| 6 | ブレッシャックカ | (リフロー耐熱先行)<br>Ta=121°C, RH=100%, P=0.21MPa                                         | 40    | $\frac{100}{0}$ $\frac{200}{0}$ (h)                    | 合格   |
| 7 | 高温高湿バイアス | (リフロー耐熱先行)<br>Ta=85°C, RH=85%<br>動作電圧: 最大推奨動作電圧                                    | 50    | $\frac{168}{0}$ $\frac{500}{0}$ $\frac{1000}{0}$ (h)   | 合格   |

本製品による試験結果: -

同族デバイス (同一プロセスあるいは同一パッケージ品) による試験結果: No.1~ No.7

## AK5706ECB ESD/ラッチアップ試験データ

ウエハープロセス : CMOS

パッケージタイプ : S-UFBGA32-2.695x2.668-0.40

|   | 試験項目                   | 試験条件                                                                                                                              | サンプル数 | 試験結果                                                                                                                                                                                                                                                                                            | 判定結果 |
|---|------------------------|-----------------------------------------------------------------------------------------------------------------------------------|-------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|------|
| 1 | ESD 耐量<br>(HBM 法)      | 放電定数: R=1.5k $\Omega$ , C=100pF<br>コモン端子/極性: AVDD, TVDD, VSS1,<br>VSS2/ $\pm$ (以 8 モード)<br>印加回数: 3 回<br>印加端子: コモン以外の全端子<br>Ta: 室温 | 3     | 判定方法: リークチェック及び出荷試験<br>試験結果: 全ピン $\pm$ 2000V の耐量を有す                                                                                                                                                                                                                                             | 合格   |
| 2 | ラッチアップ耐量<br>(パルス電流注入法) | コモン端子/極性: VSS/ $\pm$ (以上 2 モード)<br>印加端子: 全入出力端子<br>動作電圧: 最大推奨動作電圧<br>Ta: 室温                                                       | 3     | 判定方法: 電源電流の増加及び出荷試験<br>VDD12 open 時 試験結果:<br>ピン#1-4, 7-10,13-14,17-20,22-30(VCL リミット)<+200mA<br>上記以外のピン $\geq$ +200mA、全ピン $\geq$ -200mA の耐量を有す<br><br>判定方法: 電源電流の増加及び出荷試験<br>VDD12 force 時 試験結果:<br>ピン#2-4, 7-10,13-14,17-30(VCL リミット)<+200mA<br>上記以外のピン $\geq$ +200mA、全ピン $\geq$ -200mA の耐量を有す | 合格   |

本製品による試験結果: No.1~No.2

同族デバイス (同一プロセスあるいは同一パッケージ品) による試験結果: -

## **AK5706ECB 原産国**

原産国: 韓国

## パッケージ品の取り扱い推奨条件 (はんだペースト: 鉛フリー)

表面実装型デバイスは、吸湿後、はんだリフロー時の高温雰囲気中にさらされると、パッケージクラックを生じることがあります。吸湿に起因するパッケージクラックを防ぐためには、パッケージの吸湿量を抑えること、およびはんだ付け温度を可能な限り低くすることが必要となります。以下に、パッケージクラックを防ぐための、実装にかかわる条件を提示します。

### 1. MSL

本製品は MSL1 (JEDEC J-STD-020) です。

### 2. 保管条件

下記の条件で保管してください。

保管期間: 梱包後 60 ヶ月 (梱包日は梱包ラベルに記載)

保管条件: 5~30°C、85%RH 以下 (納入後 1 年以内のご使用を推奨いたします)

なお、保管が長期 (納入後 1 年以上) におよぶ場合は、端子の劣化を防ぐため乾燥剤入りの密閉容器に入れるなどのご配慮をお願いいたします。

### 3. 実装条件

実装条件の選定に際しては、お客様にて十分なご評価をお願いいたします。

なお、参考として、以下の実装条件を提示いたします。また、はんだ付け性の御確認をお願いいたします。

- ・ 実装方式: 赤外線もしくは熱風リフロー (フローはんだ方式は推奨いたしません)
- ・ リフロー回数: 3 回以下
- ・ リフロープロファイル: 図 1 をご参照ください

|       |                          |            |
|-------|--------------------------|------------|
| 予備加熱  | $T_{smin}$               | 150°C      |
|       | $T_{smax}$               | 200°C      |
|       | $T_{smin}$ to $T_{smax}$ | 60~120s    |
| 本加熱   | $T_L$                    | 217°C      |
|       | $t_L$                    | 60~150s    |
| 昇温レート | $T_L$ to $T_p$           | 3°C/s max. |
| ピーク温度 | $T_p$                    | 260°C max. |
|       | $t_p$                    | 30s max.   |
| 降温レート | $T_p$ to $T_L$           | 6°C/s max. |
| 昇温時間  | 25°C to $T_p$            | 8min max.  |

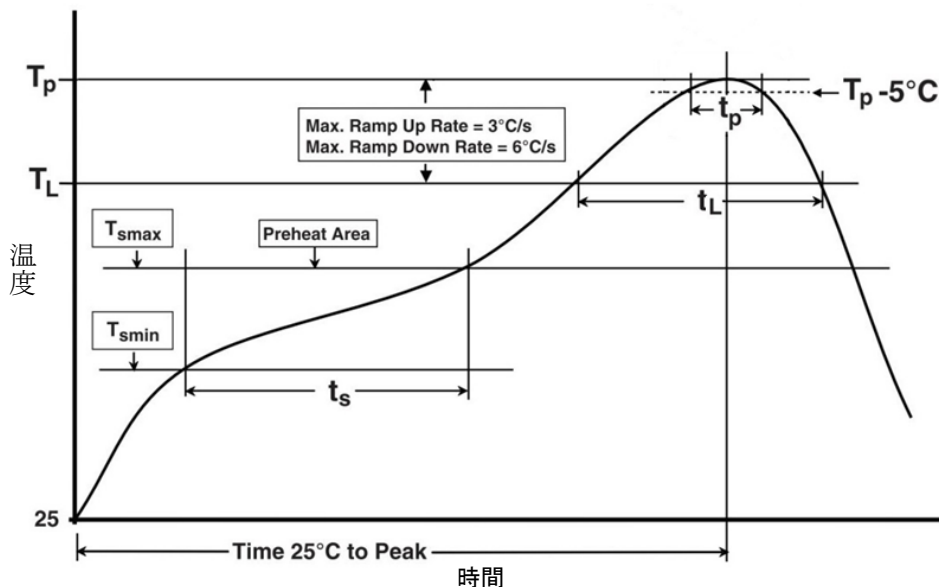


図 1 温度プロファイル (はんだペースト鉛フリー)

#### 4. 取り扱い上の注意

##### 1) はんだごてによる実装、リペア

半導体デバイスのはんだ耐熱性試験の一般的規格では、はんだ加熱時に端子部分の温度が 260℃、10 秒間、あるいは 350℃、3.5 秒間までとなることが前提条件となっています。はんだ付け温度が高く時間が長いと、デバイスの温度が過剰に上昇し劣化あるいは破壊の原因となる場合がありますので、十分な評価を行い適切な条件で実施してください。

##### 2) フラックスの種類と洗浄方法

はんだ付け時に使用するフラックスは、ロジン系フラックス (RMA : Mildly Activated Rosin base、弱活性ロジンフラックス) を推奨します。また、フラックスは環境・安全に十分配慮されたものをご選定ください。

洗浄剤は、準水系や炭化水素系など一般的なものや、アルコール系のご使用を推奨いたします。

また、環境・安全に十分配慮されたものをご選定ください。

##### 3) アンダーフィル

当社では、アンダーフィルの使用は推奨していません。

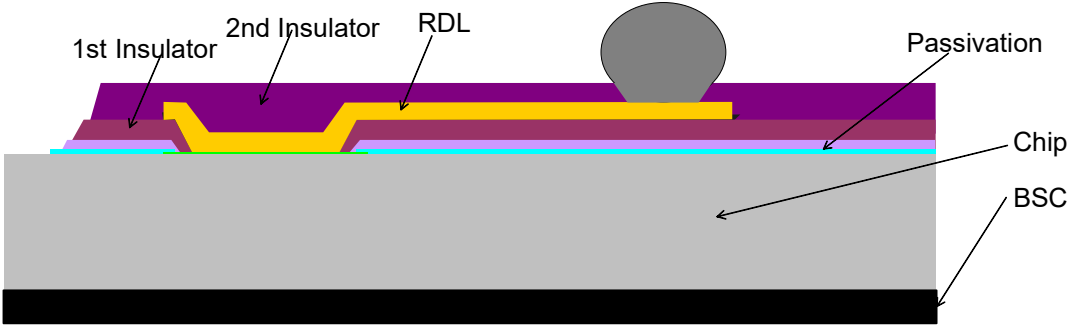
BGA や WL-CSP などのパッケージにてアンダーフィルをご使用になる場合は、お客様にて十分なご評価をお願いいたします。

##### 4) 静電気および静電破壊

ESD (Electro-Static Discharge: 静電気放電) 破壊は、通常動作時に発生する EOS (Electrical Overstress) 破壊とは異なり、実装前であっても発生する可能性がありますので、取り扱いにご注意ください。また、半導体デバイスの梱包や保管、運搬中であっても注意が必要です。

# 断面図：AK5706ECB

パッケージタイプ : S-UFBGA32-2.695x2.668-0.40



| 名称            | 材料                |
|---------------|-------------------|
| Solder ball   | Sn-4Ag-0.5Cu      |
| 2nd Insulator | Polyimide         |
| RDL           | Ti/Cu/Cu          |
| 1st Insulator | Polyimide         |
| Passivation   | SiO/SiN/Polyimide |
| Chip          | Si                |
| BSC           | Epoxy             |

## AK5706ECB 推定故障率及び平均寿命

### ◇推定故障率について

故障率推定にはアレニウスモデルを使用して、高温動作試験結果から故障率( $\lambda$ )を推定する方法が一般的です。その場合、温度加速係数(AF)は試験時の接合温度、実使用時の接合温度及び故障の活性化エネルギーを用いて次式で表されます。

$$AF = \exp[-E_a / K_B \times (1/T_{j1} - 1/T_{j2})]$$

活性化エネルギー:  $E_a$  (0.4 eVと仮定)  
ボルツマン定数:  $K_B$  ( $8.617 \times 10^{-5}$  eV/K)  
試験時接合温度(K):  $T_{j1}$   
実使用時接合温度(K):  $T_{j2}$

また、故障率は一部のサンプルから母体の故障率を推定することになります。そのため、故障率は高温動作試験を行ったサンプル数にも依存します。(下記、等価故障数は故障数、信頼水準(UCL)などにより決まります。故障数0個の場合、信頼水準60%で0.916個として計算しております。)

$$\text{故障率 } \lambda = \text{等価故障数} / (\text{サンプル数} \times \text{試験時間} \times \text{温度加速係数})$$

本製品の同族デバイス(\*)での高温動作試験結果は以下の通りです。

試験温度(°C): 125  
試験時間(hr): 1000  
サンプル数(個): 1200  
故障数(個): 0  
(ただし、上記サンプル数は15ロットの合計)

なお、AK5706ECBは、CMOS構造であり消費電力が小さいと考えられます。

そのため、弊社では試験時接合温度( $T_{j1}$ )＝高温動作試験時の試験温度と仮定し計算しています。

### ◇平均寿命について

半導体製品の場合、耐用寿命期間中の故障は指数分布を仮定するのが一般的です。この場合、平均寿命(MTTF)は故障率 $\lambda$ の逆数となります。

$$MTTF = 1 / \lambda$$

### ◇信頼水準 60% における推定故障率及び平均寿命

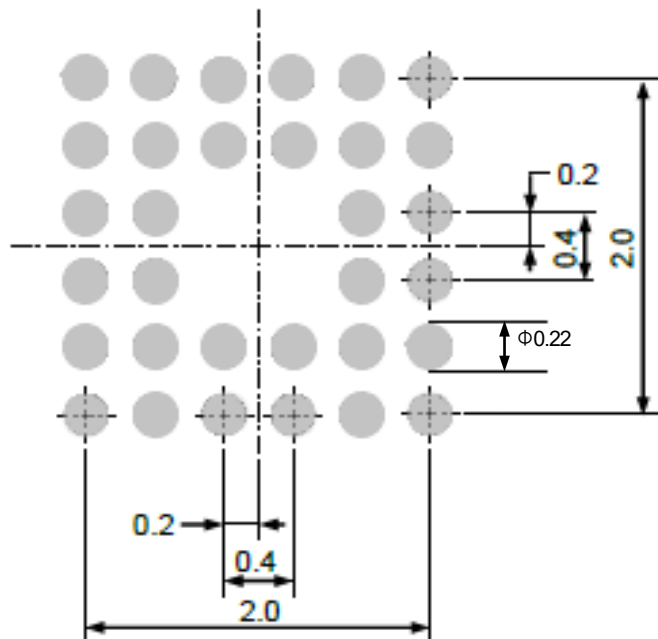
以上より、AK5706ECBの推定結果は各実使用温度にて次のようになります。

| 実使用温度(°C) | 70   | 55   | 27   |
|-----------|------|------|------|
| 加速係数      | 6.5  | 12   | 45   |
| 故障率(Fit)  | 118  | 63   | 17   |
| MTTF(年)   | 1000 | 1800 | 7000 |

同族デバイス(\*) ; 同一デザインルール／ウエハープロセスによる製品を意味します。

AK5706ECB 参考ランドパターン図

パッケージタイプ: S-UFBGA32-2.695×2.668-0.40



【単位:mm】

※マウントパッドの最適寸法は、基板材料、はんだペースト材料、はんだ付け方法、装置精度等によって変わります。

実際の設計に当たりましては、状況に合わせ最適化をお願い申し上げます。

AK5706ECB 実装関連試験データ

パッケージタイプ : S-UFBGA32-2.695×2.668-0.40  
はんだボール組成 : Sn-4Ag-0.5Cu

|   | 試験項目   | 試験条件                       | サンプル数 | 試験結果 | 判定結果 |
|---|--------|----------------------------|-------|------|------|
| 1 | はんだ濡れ性 | はんだボールの為、はんだ濡れ性は実施しておりません。 |       |      |      |
| 2 | ウスカ    | はんだボールの為、ウスカ評価は実施しておりません。  |       |      |      |